

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
17. Februar 2005 (17.02.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2005/015632 A1**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 23/373**

(21) Internationales Aktenzeichen: **PCT/DE2004/001576**

(22) Internationales Anmeldedatum:  
20. Juli 2004 (20.07.2004)

(25) Einreichungssprache: **Deutsch**

(26) Veröffentlichungssprache: **Deutsch**

(30) Angaben zur Priorität:  
103 36 171.5 7. August 2003 (07.08.2003) **DE**

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **TECHNISCHE UNIVERSITÄT BRAUNSCHWEIG CAROLO-WILHELMINA** [DE/DE]; Pockelsstrasse 14, 38106 Braunschweig (DE).

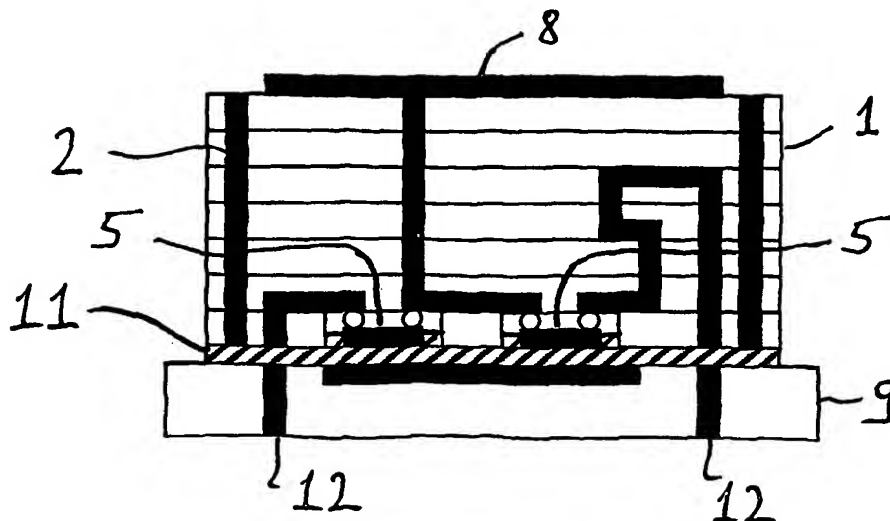
(72) Erfinder; und  
(75) Erfinder/Anmelder (nur für US): **HEYEN, Johann** [DE/DE]; Ottobrunnerstrasse 22, 81737 München (DE). **JACOB, Arne, F.** [DE/DE]; Pfeleidererstrasse 56, 38116 Braunschweig (DE).

(74) Anwalt: **GERSTEIN, Hans, Joachim**; Gramm, Lins & Partner GbR, Theodor-Heuss-Strasse 1, 38122 Braunschweig (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: **MULTICHIP CIRCUIT MODULE AND METHOD FOR THE PRODUCTION THEREOF**

(54) Bezeichnung: **MULTICHIP-SCHALTUNGSMODUL UND VERFAHREN ZUR HERSTELLUNG HIERZU**



(57) Abstract: The invention relates to a multichip circuit module comprising a main board (9), at least one carrier substrate (1) mounted on said main board (9) and electrically contacting said main board and at least one semiconductor chip (5) arranged on the carrier substrate (1) that is electrically contacted with the carrier substrate (1). The carrier substrate (1) has at least one cavity (4) on an assembly surface (3) for receiving at least one semiconductor chip (5), wherein the cavity (4) has connecting contacts (6) for associated bumps (7) of the semiconductor chip (5), the at least one semiconductor chip (5) is mounted with the bumps (7) in the connecting contacts (6) using

the flip-chip-technique, the assembly surface (3) of the carrier substrate (1) is placed on a contact surface (10) of the main board (9) and a filling material (11) is provided between the contact surface (10) of the main board (9) and the assembly surface (3) of the carrier substrate (1).

(57) Zusammenfassung: Bei einem Multichip-Schaltungsmodul mit einer Hauptplatine (9) mindestens einem auf der Hauptplatine (9) montierten und mit der Hauptplatine (9) elektrisch kontaktierten Trägersubstrat (1) und mindestens einem Halbleiterchip (5) auf dem Trägersubstrat (1), der mit dem Trägersubstrat (1) elektrisch kontaktiert ist, hat das Trägersubstrat (1) mindestens eine Kavität (4) an einer Montageoberfläche (3) zur Aufnahme mindestens eines Halbleiterchips (5), wobei in der Kavität (4) Anschlusskontakte (6) für zugeordnete Bumps (7) des Halbleiterchips (5) vorgesehen sind, der mindestens eine Halbleiterchip (5) in Flip-Chip-Technik mit den Bumps (7) an den Anschlusskontakten (6) montiert ist, und die Montageoberfläche (3) des Trägersubstrates (1) auf eine Kontaktoberfläche (10) der Hauptplatine (9) aufgebracht ist, und ein Füllmaterial (11) zwischen der Kontaktoberfläche (10) der Hauptplatine (9) und der Montageoberfläche (3) des Trägersubstrates (1) vorgesehen ist.



(81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

#### Erklärungen gemäß Regel 4.17:

— hinsichtlich der Berechtigung des Anmelders, ein Patent zu beantragen und zu erhalten (Regel 4.17 Ziffer ii) für die folgenden Bestimmungsstaaten AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR,

CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW, ARIPO Patent (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)

— Erfindererklärung (Regel 4.17 Ziffer iv) nur für US

#### Veröffentlicht:

— mit internationalem Recherchenbericht  
— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.